

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 62204208
PUBLICATION DATE : 08-09-87

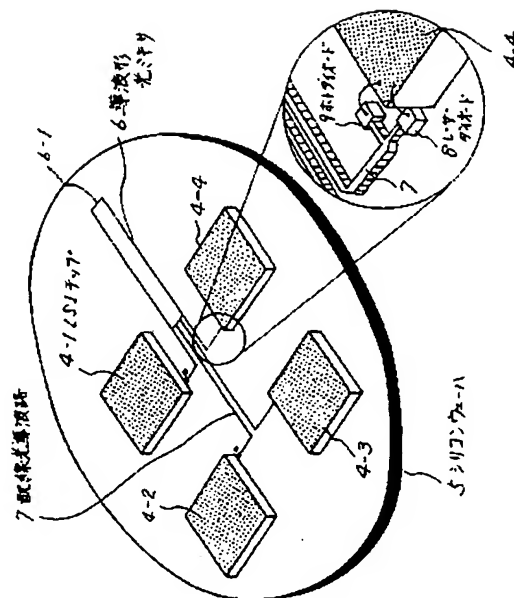
APPLICATION DATE : 04-03-86
APPLICATION NUMBER : 61048081

APPLICANT : NIPPON TELEGR & TELEPH CORP
<NTT>;

INVENTOR : TERUI HIROSHI;

INT.CL. : G02B 6/12

TITLE : OPTICAL WIRING CIRCUIT



ABSTRACT : PURPOSE: To transmit/receive data mutually among plural LSI chips by using a wiring optical waveguide consisting of a reflection bending optical waveguide and a linear optical waveguide and reducing the area occupied by an optical wiring circuit.

CONSTITUTION: The optical wiring circuit is constituted of an LSI chip 4, a silicon wafer 5, a waveguide type optical mixer 6, a wiring optical waveguide 7, a laser diode 8 used as a light emitting element, and a photodiode 9 used as a light receiving element. The laser diode 8 is connected to a laser diode driving electronic circuit formed in the LSI chip and the photodiode 9 is connected to an electrical signal amplifier circuit formed in the LSI chip. Since an optical signal can be uniformly distributed into plural LSI chips 4-1~4-4 by the mixer 6, data based on the optical signal can be transmitted/received between two optional LSI chips out of the plural LSI chips at the rate of 1 to 1 or data based on the optical signal can be sent among an optional LSI chip and plural optional LSI chips at the rate of 1 to N (N=2, 3).

COPYRIGHT: (C)1987,JPO&Japio

BEST AVAILABLE COPY

T S1/5/1

1/5/1

DIALOG(R) File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

02287308 **Image available**
OPTICAL WIRING CIRCUIT

PUB. NO.: 62-204208 [JP 62204208 A]
PUBLISHED: September 08, 1987 (19870908)
INVENTOR(s): KOBAYASHI MORIO
 HIMENO AKIRA
 YAMADA MAKOTO
 YAMADA YASUBUMI
 TERUI HIROSHI
APPLICANT(s): NIPPON TELEGR & TELEPH CORP <NTT> [000422] (A Japanese
 Company or Corporation), JP (Japan)
APPL. NO.: 61-048081 [JP 8648081]
FILED: March 04, 1986 (19860304)
INTL CLASS: [4] G02B-006/12
JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 42.2
 (ELECTRONICS -- Solid State Components)
JAPIO KEYWORD: R002 (LASERS); R012 (OPTICAL FIBERS); R116 (ELECTRONIC
 MATERIALS -- Light Emitting Diodes, LED); R128 (ELECTRONIC
 MATERIALS -- Optical Integrated Circuits, IC); R129
 (ELECTRONIC MATERIALS -- Super High Density Integrated
 Circuits, LSI & GS)
JOURNAL: Section: P, Section No. 670, Vol. 12, No. 62, Pg. 42,
 February 25, 1988 (19880225)

ABSTRACT

PURPOSE: To transmit/receive data mutually among plural LSI chips by using a wiring optical waveguide consisting of a reflection bending optical waveguide and a linear optical waveguide and reducing the area occupied by an optical wiring circuit.

CONSTITUTION: The optical wiring circuit is constituted of an LSI chip 4, a silicon wafer 5, a waveguide type optical mixer 6, a wiring optical waveguide 7, a laser diode 8 used as a light emitting element, and a photodiode 9 used as a light receiving element. The laser diode 8 is connected to a laser diode driving electronic circuit formed in the LSI chip and the photodiode 9 is connected to an electrical signal amplifier circuit formed in the LSI chip. Since an optical signal can be uniformly distributed into plural LSI chips 4-1-4-4 by the mixer 6, data based on the optical signal can be transmitted/received between two optional LSI chips out of the plural LSI chips at the rate of 1 to 1 or data based on the optical signal can be sent among an optional LSI chip and plural optional LSI chips at the rate of 1 to N (N=2, 3).

?

T S1/3/1

1/3/1

DIALOG(R) File 345:Inpadoc/Fam.& Legal Stat

(c) 2005 EPO. All rts. reserv.

6214457

Basic Patent (No,Kind,Date): JP 62204208 A2 870908 <No. of Patents: 001>

OPTICAL WIRING CIRCUIT (English)

Patent Assignee: NIPPON TELEGRAPH & TELEPHONE

Author (Inventor): KOBAYASHI MORIO; HIMENO AKIRA; YAMADA MAKOTO; YAMADA

YASUBUMI; TERUI HIROSHI

IPC: *G02B-006/12;

JAPIO Reference No: 120062P000042

Language of Document: Japanese

Patent Family:

| Patent No | Kind | Date | Applic No | Kind | Date |
|-------------|------|--------|------------|------|----------------|
| JP 62204208 | A2 | 870908 | JP 8648081 | A | 860304 (BASIC) |

Priority Data (No,Kind,Date):

JP 8648081 A 860304

?

⑫ 公開特許公報(A)

昭62-204208

⑤Int.Cl.⁴

識別記号

庁内整理番号

④公開 昭和62年(1987)9月8日

G 02 B 6/12

8507-2H

審査請求 未請求 発明の数 1 (全7頁)

⑥発明の名称 光配線回路

⑦特 願 昭61-48081

⑧出 願 昭61(1986)3月4日

⑨発 明 者 小 林 盛 男 茨城県那珂郡東海村大字白方字白根162番地 日本電信電話株式会社茨城電気通信研究所内

⑩発 明 者 姫 野 明 茨城県那珂郡東海村大字白方字白根162番地 日本電信電話株式会社茨城電気通信研究所内

⑪発 明 者 山 田 誠 茨城県那珂郡東海村大字白方字白根162番地 日本電信電話株式会社茨城電気通信研究所内

⑫発 明 者 山 田 泰 文 茨城県那珂郡東海村大字白方字白根162番地 日本電信電話株式会社茨城電気通信研究所内

⑬出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号

⑭代 理 人 弁理士 澤井 敬史
最終頁に続く

明 細 書

1. 発明の名称

光配線回路

2. 特許請求の範囲

(1) 基板上に形成された端部に反射部を有する導波形光ミキサと、該導波形光ミキサに接続された反射曲げ光導波路と直線光導波路とからなる配線光導波路と、該配線光導波路の端部に設けた2つの分岐光導波路の一方に接続された発光素子と他方に接続された受光素子とからなることを特徴とする光配線回路。

(2) 特許請求の範囲第1項記載の光配線回路において、導波形光ミキサと配線光導波路に石英系光導波路を用いたことを特徴とする光配線回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は同一ウェーハに搭載されたLSIチップ

間のデータ授受を光を介して行うための光配線回路に関するものである。

〔従来の技術〕

従来、LSIチップ間のデータの授受は電気配線によって行われて来た。しかし、近年、LSIの大規模化、高速化に伴い、新たに電気配線に問題点が生じて来た。すなわち、配線のRC時定数(R:配線の抵抗、C:配線の静電容量)に起因する信号遅延時間が、LSIチップ内の信号遅延時間に比べて相対的に長くなって来ており、これがLSIによる論理演算回路やメモリ回路の高速化を妨げていることである。また、電気配線では配線間の電磁誘導ノイズが避けられないため、配線間隔を狭くできず、これがLSIチップの高密度配置を妨げていることである。このような電気配線の問題を解決するために、光の高インピーダンス性、高速性、無誘導性を利用した光配線が提案されている。

〔グッドマン他、"オプティカル インターコネクション フォー VLSI システムズ(Optical interconnection for VLSI systems)"、プロシ

ーディング IEEE 72, 850 (1984)「グッドマン、' オプティカル インターコネクション イン マイクロエレクトロニクス' (' Optical interconnections in microelectronics ')、SPIE 456, 72 (1984) 光配線には、光の空間伝播を利用する方法と光導波路を利用する方法があるが、光配線の小型化と機械的安定性の観点から後者の方が優れる。前述のグッドマンらにより提案されている光導波路による光配線回路を第1図に示す。1は光導波路、2は発光素子、3は受光素子、4はLSIチップである。

〔発明が解決しようとする問題点〕

第1図に示すような従来の方法では特定の2個のLSIチップの間のみを光導波路で接続した構成であり、全てのLSIチップ間を相互に接続した構成になっていないため、特定のLSIチップ間(すなわちLSI 4-1から4-4へ、またLSI 4-2から4-3へ)しかデータ伝送できない。そのため特殊な論理演算回路やメモリ回路しか構成できず、複数のLSIチップ間で相互にデータの授受する

必要のある汎用の論理演算回路やメモリ回路を構成できない欠点があり、光配線の利用価値が低いという問題があった。本発明は、この点を解決し、複数のLSIチップ間で相互にデータを授受できる光配線回路を提供しようとするものである。

〔問題点を解決するための手段および作用〕

本発明は、反射型光導波路と直線光導波路からなる配線光導波路を使用して光配線回路の占有面積を少なくして、複数のLSIチップ間の実用的な光配線回路を実現し、該光配線回路端に設けた導波形光ミキサと、各LSIごとに設けた発光、受光素子の制御により全てのLSIチップ間で光信号によるデータの授受ができるようにしたものである。

〔実施例〕

第1図は、本発明を説明するための4個のLSIチップ間の光配線回路の実施例であって、4はLSIチップ、5はシリコンウェーハ、6は導波形光ミキサ、7は配線光導波路、8は発光素子として用いたレーザダイオード、9は受光素子として用いたフォトダイオードである。レーザダイオード

8はLSIチップ内に設けたレーザダイオード駆動電子回路と接続する。また、フォトダイオード9はLSIチップ内に設けた電気信号増幅回路と接続する。本発明の光配線回路の動作を説明する。まず、LSIチップ4-4からLSIチップ4-2にデータを送出する場合を例とする。LSI 4-4内のデータの電気信号は、レーザダイオード8によって光信号に変換され、配線光導波路7に入力される。光信号は、配線光導波路7を伝搬し、導波形光ミキサ6に入力され、導波形光ミキサ端6-1で反射された後、4本の配線光導波路にほぼ均等に分配され、各LSIチップ4-1~4-4に接続したフォトダイオード9に到達する。ここで、LSIチップ4-2に接続したフォトダイオード9のみ駆動することにより、光信号は電気信号に変換され、LSIチップ4-4のデータはLSIチップ4-2に送出される。この場合、LSIチップ4-4からの光信号は全てのLSIチップ4-1~4-4に到達しているので、必要に応じてLSIチップ4-1と4-3に接続されたフォトダイオードを駆動するこ

とにより、これらのLSIチップ4-1と4-3にもデータを送出できることは当然である。このようにして4個のLSIチップ間の任意の2個の間で、光信号を介してデータの授受が行われる。また、例えば、LSIチップ4-4から光信号を送出し、受信側のLSIチップ4-1、4-2、4-3の内の任意の2~3個のフォトダイオードを同時に駆動することにより、LSIチップ4-4のデータを同時に任意の2~3個のLSIチップに送出するところの同時データ送出もできる。以上述べたように、複数のLSIチップ間の任意の2個の間で1対1の光信号によるデータの授受あるいは、任意の1個と任意の複数個との間で1対N(ここで、N=2, 3)の光信号によるデータ送出が可能である。

次に、Si基板上的の石英系光導波路を使った光配線回路により、各構成要素の構造を詳しく説明する。第2図は、石英系光導波路の断面構造であって、5はシリコンウェーハ、10は石英パッド層、11は石英系コア、12は石英クラッド層である。シリコンウェーハ5上に、石英パッド層、

石英系コア層の順で火炎直接堆積法により形成した平面状の石英系光導波路の石英系コア層を反応性イオンエッチング法で所定の形状にエッチングし、その後CVD法により石英系コア//の上部と側面を石英クラッド層//2で覆った。各部のガラス組成と厚さは以下の通りである。

石英パッファ層…… SiO_2 ガラス、 $10\mu\text{m}$ 厚
 石英系コア …… $\text{SiO}_2\text{-TiO}_2$ ガラス、 $8\mu\text{m}$ 厚
 石英クラッド層…… SiO_2 ガラス、 $5\mu\text{m}$ 厚

尚、石英系コアと石英パッファ層および石英クラッド層の屈折率差は共に 0.3% である。石英系コアの幅は、配線光導波路5では $50\mu\text{m}$ 、導波形光ミキサ6では $230\mu\text{m}$ である。

第3図は、LSIチップ近傍の配線光導波路の形状を示す上面図である。斜視図は第1図の円内に示した。配線光導波路7の端部を2分岐して、分岐光導波路7-1と7-2とし、一方の分岐光導波路7-1にはレーザダイオード8を他方の分岐光導波路7-2にはホトダイオード9を光結合する。製作した分岐光導波路7-1、7-2および

- 1 -

るからである。従って、前記のように光導波路幅 $d_2 > d_1$ （ここで、 d_1 は $15\mu\text{m}$ 以上）とすることにより、レーザダイオード8と配線光導波路7との光結合の損失を小さく、かつ光信号/3-2をできるだけ多くホトダイオード9に供給し、しかも光信号/3-2がレーザダイオード8に入射することを抑えることができる。分岐光導波路7-1、7-2の長さ L_1, L_2 には特に制限はなく、 $L_1 \geq 0, L_2 \geq 0$ でかつレーザダイオード8とホトダイオード9を設置しやすいように設定する。本実施例では $L_1 = 200\mu\text{m}, L_2 = 200\mu\text{m}$ とした。

本実施例では、レーザダイオード8にBH構造のInGaAsP半導体レーザ（波長 $1.3\mu\text{m}$ ）を用いた。レーザダイオード8の設置部を第4図に示す。8-1は活性層、8-2はシリコンヒートシンク、8-3はボンディング用Au-Snである。配線光導波路7の石英系コア//の中心とレーザダイオードの活性層8-1の位置が一致するようにした。すなわち、レーザダイオードの活性層8-1をエビ側表面から深さ $4\mu\text{m}$ の位置なるようにし、また

- 9 -

配線光導波路本体の幅 d_1, d_2 および d_3 はそれぞれ $15\mu\text{m}, 35\mu\text{m}, 50\mu\text{m}$ である。配線光導波路7の端部には光反射部7-3を設けた。光反射部の角度は 45° である。レーザダイオード8からの光信号/3-1は分岐光導波路7-1と7-2を通過して導波形光ミキサ6に向う。一方、導波形光ミキサ6から分配されて来た光信号/3-2は、石英系光導波路の全反射角が 73° のため、光反射部7-3で全反射されて分岐光導波路7-2に導入され、ホトダイオード9で電気信号に変換される。このとき、ホトダイオード9の受光量をできるだけ多くし、またレーザダイオード8の不安定動作の原因になる戻り光をできるだけ少なくするため、前記のように光導波路幅 d_2 を d_1 より大きくした。尚、このように光導波路幅 d_1 を狭くしても、 $d_1 > 15\mu\text{m}$ にすれば、InP系レーザダイオード（波長 $1.3\mu\text{m}$ ）と光導波路の結合損はほぼ一定の4dBになることが分った。これは、レーザダイオード8からの出射光ビームスポットの直径が約 $3\mu\text{m}$ と小さいため $d_1 > 15\mu\text{m}$ では光結合量が一定にな

- 8 -

光導波路の石英系コア//のエッチングの際、石英パッファ層//0を約 $1\mu\text{m}$ 掘り込み、レーザダイオード7のエビ側表面を約 $0.1\mu\text{m}$ 厚のボンディング用Au-Sn8-3で固定した。この際、レーザダイオードの活性層8-1の位置を微調するため、石英パッファ層//0の掘り込み量に応じて、レーザダイオード8のエビ側表面のAu電極の厚さをメッキにより調整した。ホトダイオード9には、電極ストライプ構造のInGaAsP半導体レーザと同様の構造で電極ストライプ幅を $40\mu\text{m}$ に広げた端面受光型ホトダイオードを、前記レーザダイオード8の設置と同様の手段で固定し、逆バイアスで用いた。尚、ホトダイオード9には通常の面型ホトダイオードを使い、第5図に示すように、光導波路7の端に押し当てた微小ミラー//4の上部にホトダイオード9を配置し、出射光/3-2を受光する方法も使える。微小ミラー//4の反射面//4-1にはAlなど反射率のよい金属コーティング膜を利用する。

配線光導波路7は、第1図に示したように、90°

- 10 -

の曲げ部を持つ構造にした。この 90° の曲げ部を反射曲げ光導波路と呼ぶ。反射曲げ光導波路の上面図を第6図に示す。光信号3-1は、曲げ部で石英系コア1-1から石英クラッド層1-2に進入し、石英クラッド層1-2と空気との界面が光反射部7-3となり、光信号は全反射されて、再び石英系コア1-1内に導入され、光路が 90° 変更される。このように、直線光導波路と反射曲げ光導波路を使うことによりコンパクトな光配線回路を構成した。通常よく使われている曲線状の曲げ光導波路を使って低損失で光路を 90° 曲げるためには、石英系光導波路で曲率半径 $500\mu\text{m}$ 以上を必要とし、容易に光路を変更できないため、光配線回路の布線設計が面倒であり、またコンパクトな光配線回路が得られない。

第7図は導波形光ミキサ6の上面図である。各配線光導波路7の幅 d_1 は $50\mu\text{m}$ 、光導波路間の間隔 d_2 は $10\mu\text{m}$ とした。導波形光ミキサ6の幅 D は $230\mu\text{m}$ とした。導波形光ミキサ6の端部6-1の側面には Al を蒸着して反射鏡とした。導波形光

- 11 -

配線光導波路7、導波形光ミキサ6の間に配線用光導波路7を3~4本まとめた幅の広い配線光導波路15を設けた。これは、この配線光導波路15の部分での光ミキサ効果を利用することと、光導波路幅が広い方が製造しやすいことのためである。配線光導波路15にも反射曲り部15-1を設けて、光配線回路をコンパクトにした。更に、他のLSIチップ搭載のボードとの間でもデータの授受が行えるように、光ファイバ16を設けた。

以上、二つの実施例により本発明を説明した。光導波路は、火炎堆積法による石英系光導波路に限らずスパッタ法やOVD法による誘電体光導波路やエビタキシャル法によるGaAsやInPの半導体光導波路も利用できる。本実施例では、発光素子にレーザダイオード、受光素子にフォトダイオードを用いたが、発光素子に発光素子(LED)、受光素子にアバランシェフォトダイオード(APD)を使ってもよい。本実施例では反射曲げ光導波路の曲げ角度を 90° としたが必要に応じて任意に角度にすることができる。

- 12 -

ミキサ6に入った光信号は、光ミキサ内を伝搬するにつれて次第に光信号電力分布が一様に近づき端部6-1で反射されて、光ミキサの入力端に戻って来たときには、ほぼ完全に一様となり、各配線光導波路7に均一に光信号が分配される。このように均一に光信号を分配するには(光ミキサ長さ/光ミキサ幅 D)を30以上にすればよいことを実験的に確認した。尚、本実施例では光ミキサ端部6-1で反射する構造にしているので、通常用いられている光ミキサの半分の長さで光信号電力分布を均一にでき、コンパクトな光配線回路を構成するのに効果的であった。

以上、詳細に述べた石英系光導波路を使った光配線回路において4個のLSIチップへの光信号分配損の6dBを除いた過剰損失は1.5dBで、2Gb/sのNRZ光信号による高速データ授受を行った。

第8図は、本発明の第2の実施例であって、9個のLSIチップ4間の光配線回路である。導波形光ミキサ6に反射曲り部6-2を設けてコンパクトにしている。また、LSIチップ4と直結してい

- 13 -

〔発明の効果〕

以上説明したように導波形光ミキサにより光信号を均等に複数のLSIチップに分配できるので、任意の2個のLSIチップ間で光信号によるデータの授受ができる利点がある。そのため、光配線回路を使った汎用性のある論理演算回路やメモリ回路を構成できる。

光導波路で構成した反射曲げ光導波路を直線光導波路と反射端部をもつ導波形光ミキサによる直線状の導波形光配線回路構成にしたこと、またこれらの各構成要素を光信号の送出と受けの往復の光路として使って光導波路は2本必要なところを1本だけに削減し、また光ミキサは端部で反射する構造にして長さを半分にしたことの二つにより光配線回路の占有面積を大幅に減少することができ、LSIチップの実装密度を上げられる利点がある。

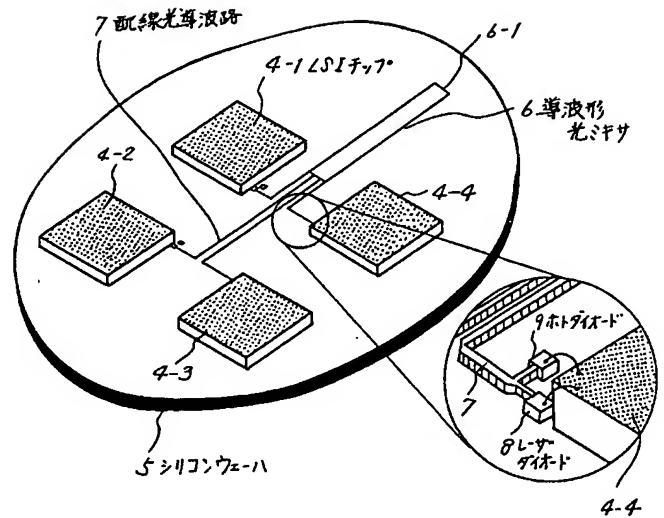
光導波路を基本として基板上に固定された光配線回路の構成のため機械的に安定に動作する利点がある。

- 14 -

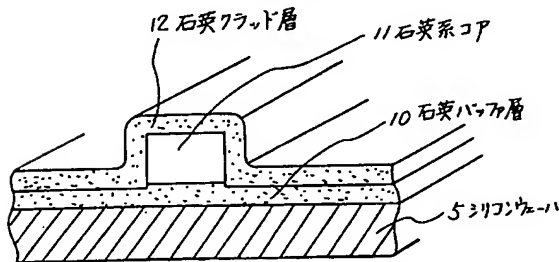
4 図面の簡単な説明

第1図は本発明の第1の実施例の斜視図、第2図は第1の実施例で用いた石英系光導波路の構造を示す図、第3図は配線光導波路のLSIチップ近傍の構造を示す図、第4図はレーザダイオードの実装を示す図、第5図は面型ホトダイオードの実装を示す図、第6図は反射曲げ光導波路の上面図、第7図は導波形光ミキサの上面図、第8図は本発明の第2の実施例の斜視図、第9図は従来の光配線回路の斜視図である。

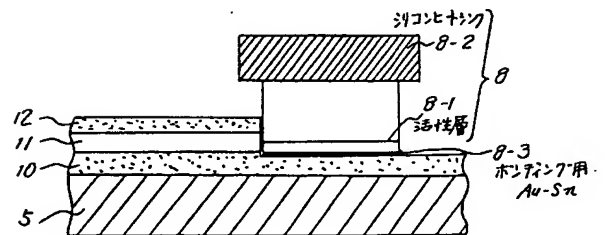
1…光導波路、2…発光素子、3…受光素子、4…LSIチップ、5…シリコンウェーハ、6…導波形光ミキサ、7…配線光導波路、8…レーザダイオード、9…ホトダイオード、10…石英パッド層、11…石英系コア、12…石英クラッド層、13…光信号、14…微小ミラー、15…配線光導波路、16…光ファイバ。



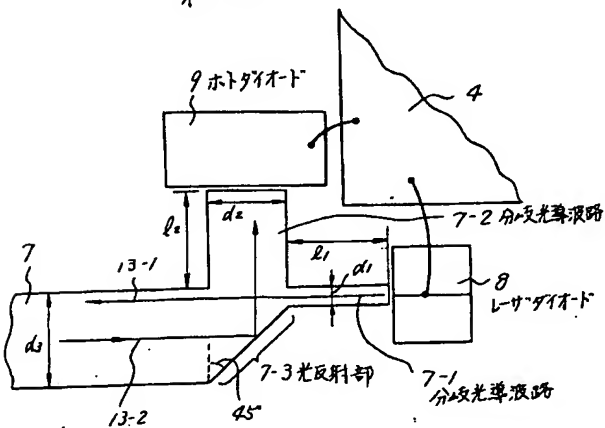
第1図



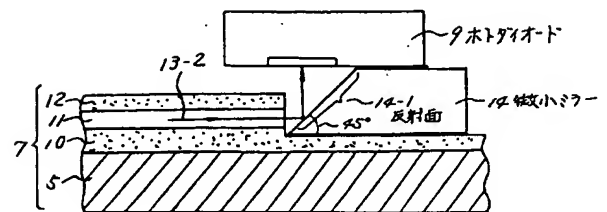
第2図



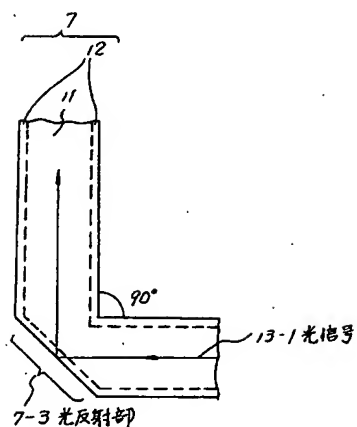
第4図



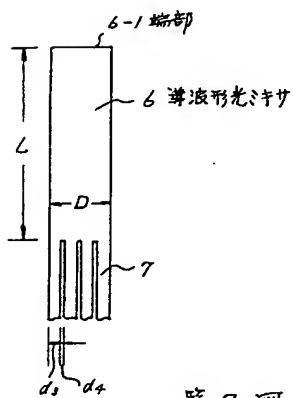
第3図



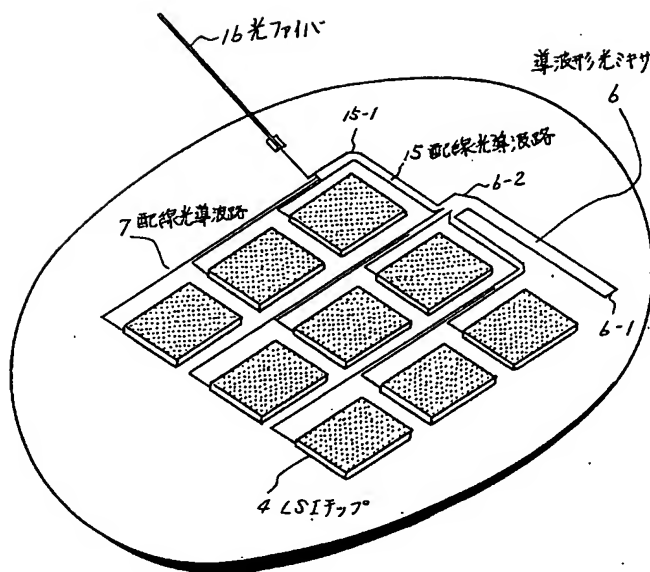
第5図



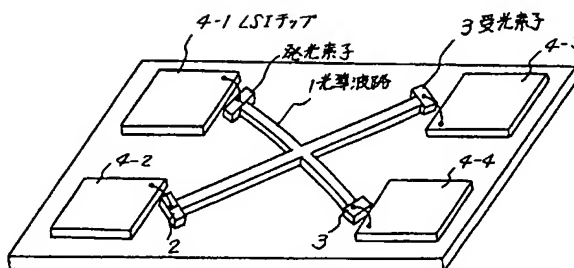
第 6 図



第 7 図



第 8 図



第 9 図

第1頁の続き

②発 明 者 照 井

博 茨城県那珂郡東海村大字白方字白根162番地 日本電信電
話株式会社茨城電気通信研究所内